

Translation of Priority Certificate

PATENT OFFICE  
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of the following application as filed with this Office.

Date of Application: August 25, 1997

Application Number: Patent Application  
No. Hei 9-228336

Applicant(s): SANYO ELECTRIC CO., LTD.

July 24, 1998

Commissioner, Takeshi Isayama  
Patent Office

Priority Certificate No. Hei 10-3057739

日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

JCS11 U.S. PTO  
09/135180  
08/17/98

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1997年 8月25日

出 願 番 号

Application Number:

平成 9年特許願第228336号

出 願 人

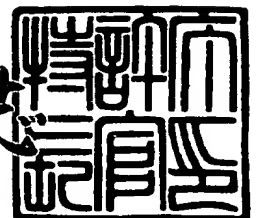
Applicant (s):

三洋電機株式会社

1998年 7月24日

特許庁長官  
Commissioner,  
Patent Office

伴佐山 建志



出証番号 出証特平10-3057739

【書類名】 特許願

【整理番号】 KI97-1013

【提出日】 平成 9年 8月25日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 29/796  
H04N 5/335

【発明の名称】 固体撮像素子の駆動方法

【請求項の数】 6

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社  
社内

【氏名】 大鶴 雄三

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 高野 泰明

【代理人】

【識別番号】 100076794

【弁理士】

【氏名又は名称】 安富 耕二

【連絡先】 03-5684-3268 知的財産部駐在

【選任した代理人】

【識別番号】 100107906

【弁理士】

【氏名又は名称】 須藤 克彦

【手数料の表示】

【予納台帳番号】 013033

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9702954

【プルーフの要否】 要

【書類名】 明細書  
【発明の名称】 固体撮像素子の駆動方法  
【特許請求の範囲】

【請求項1】 一導電型の半導体基板の一主面に逆導電型の半導体領域が形成され、この半導体領域内に列方向に延在する複数のチャネル領域が形成されると共に、上記半導体領域上に行方向に延在する複数の転送電極が形成され、この転送電極の一定本数毎に上記チャネル領域内に受光画素及び蓄積画素が定義される固体撮像素子の駆動方法において、上記半導体基板に対し、電荷を蓄積する第1の期間に上記チャネル領域と基板領域との間に所定の高さを有するポテンシャル障壁を形成する第1の電位を印加し、上記第1の期間に連続する第2の期間に上記チャネル領域と基板領域との間のポテンシャル障壁の高さを低く制限する第2の電位を印加すると共に、列方向に一定の間隔で配置される第1の受光画素に対して、上記第1及び第2の期間中、上記チャネル領域と上記基板領域との間のポテンシャル障壁を維持する第3の電位を上記転送電極の少なくとも1本に印加し、上記第1の受光画素の配列の間に配置される第2の受光画素に対して、上記第1の期間中、上記第3の電位を上記転送電極の少なくとも1本に印加し、上記第2の期間中、上記チャネル領域と上記基板領域との間のポテンシャルの障壁を消滅させる第4の電位を上記転送電極の全てに印加する第1の撮像動作、を含み、上記第1の期間に上記第1の受光画素に蓄積された情報電荷を上記第2の期間に続く第3の期間で上記蓄積画素へ転送することを特徴とする固体撮像素子の駆動方法。

【請求項2】 上記第1及び第2の受光画素に対して、上記第1及び第2の期間中、上記第3の電位を上記転送電極の少なくとも1本に印加する第2の撮像動作をさらに含み、上記第1の撮像動作を繰り返し実行して画面単位で連続する第1の画像信号を得ると共に、所望のタイミングで第2の撮像動作を実行して単一の静止画面を表示する第2の画像信号を得ることを特徴とする請求項1に記載の固体撮像素子の駆動方法。

【請求項3】 上記第1の撮像動作において、上記第1及び第2の期間に被写体からの光を上記受光画素に照射し、上記第2の撮像動作において、上記第1

の期間に上記受光画素に照射すると共に、上記第2の期間に上記受光画素を遮光することを特徴とする請求項2に記載の固体撮像素子の駆動方法。

【請求項4】 上記第2の撮像動作の上記第1の期間で、上記受光画素に光を照射する時間を被写体からの光の強度に応じて伸縮することを特徴とする請求項3に記載の固体撮像素子の駆動方法。

【請求項5】 上記第2の撮像動作の上記第1の期間の開始時点で、上記半導体基板に上記第2の電位を印加すると共に、上記転送電極に上記第4の電位を印加して上記チャネル領域と上記基板領域との間のポテンシャルの障壁を消滅させて上記チャネル領域内の情報電荷を一旦排出することを特徴とする請求項3に記載の固体撮像素子の駆動方法。

【請求項6】 上記受光画素に光を照射する時間を被写体からの光の強度に応じて上記第2の撮像動作の上記第1の期間の開始のタイミング設定することを特徴とする請求項5に記載の固体撮像素子の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、動画及び静止画を得られるようにしたフレーム転送方式のCCD固体撮像素子の駆動方法に関する。

【0002】

【従来の技術】

パーソナルコンピュータやワードプロセッサなどのコンピュータ機器に画像情報を取り込む手段として、固体撮像素子を用いた電子スチルカメラが用いられるようになっている。この電子スチルカメラは、従来のテレビカメラ等の撮像装置と同様に、被写体画像を動画、即ち、静止画像の連続として撮らえ、その中から所望の1画面の画像情報を取り出すように構成される。通常、このような電子スチルカメラの画像情報の処理においては、処理の高速化を図るため、適当に間引いた少ない情報量の画像信号で連続画像を再生し、最終的に取り出そうとする1画面の画像情報に対してのみ完全な信号処理を施すようにしている。

【0003】

図10は、従来の電子スチルカメラの構成を示すブロック図である。

CCD固体撮像素子1は、行列配置された複数の受光画素と各受光画素に対応付けられるシフトレジスタとを有する。複数の受光画素は、周知のレンズ機構によって受光面に照射される被写体画像の光に応答して情報電荷を発生し、それぞれ独立に蓄積する。シフトレジスタは、各受光画素に蓄積される情報電荷を所定の順序で転送出力する。また、固体撮像素子1には、シフトレジスタの出力端に、情報電荷を画素単位で蓄積する容量が設けられており、転送出力される情報電荷の電荷量を電圧値に変換して取り出し、画像信号 $Y_0(t)$ として出力する。

【0004】

駆動回路2は、固体撮像素子1の各シフトレジスタに対して多相の垂直転送クロック $\phi_v$ 及び水平転送クロック $\phi_h$ を供給し、複数の受光画素に蓄積される情報電荷を所定の順序で転送出力させる。即ち、垂直走査タイミングに従って各受光画素の情報電荷をシフトレジスタへ転送した後、水平走査タイミングに従って1行ずつ転送出力させることにより、1行単位で連続する画像信号 $Y_0(t)$ を得られるようにしている。タイミング制御回路3は、一定周期の基準クロックに基づいて水平同期信号HT及び垂直同期信号VTを生成し、駆動回路2に供給する。この水平同期信号HT及び垂直同期信号VTは、固体撮像素子1の水平走査及び垂直走査のタイミングを決定するためのものであり、所定のフォーマットに従って生成される。同時に、画像信号 $Y_0(t)$ を水平同期信号HT及び垂直同期信号VTに従い規格化するタイミング信号PCを生成し、後述する信号処理回路4へ供給する。また、タイミング制御回路3は、画像確定指示DIに応答し、駆動回路2の連続撮像動作を停止させると共に、信号処理回路4に画像信号 $Y_0(t)$ に対応した特定の1画面の画像データ $D(n)$ を出力させる。

【0005】

信号処理回路4は、固体撮像素子1から出力される画像信号 $Y_0(t)$ を取り込み、タイミング信号PCに従ってサンプルホールド、レベル補正等の各種の処理を施し、所定のフォーマットに準じた画像信号 $Y_1(t)$ として表示器5へ供給する。この信号処理回路4は、A/D変換器及びD/A変換器を含み、画像信号 $Y_0(t)$ をデジタルデータとして信号処理を施し、所定の信号処理が完了した後にアナロ

グ値の画像信号  $Y1(t)$  に戻して表示器 5 へ供給するように構成される。さらに、信号処理回路 4 は、タイミング制御回路 3 が画像確定指示  $DI$  を受けたときの画像信号  $Y0(t)$  の 1 画面分に対応するデジタル画像データ  $D(n)$  を静止画出力として外部へ供給する。表示器 5 は、例えば、LCD パネルからなり、信号処理回路 4 から供給される画像信号  $Y1(t)$  に従う固体撮像素子 1 が撮らえた画像を連続して表示する。尚、画像確定指示  $DI$  を受けた後には、静止画出力として出力される画像データ  $D(n)$  に対応する静止画像を表示する。

【0006】

図 11 は、CCD 固体撮像素子 1 の構成を示す模式図であり、フレーム転送方式の場合を示している。この図においては、図面を簡略化するため、受光画素の配列を 12 行×16 列で示してある。そして、図 12 は、固体撮像素子 1 を駆動する各転送クロックと各同期信号との関係を示すタイミング図である。

フレーム転送方式の CCD 固体撮像素子 1 は、撮像部 1 i、蓄積部 1 s、水平転送部 1 h 及び出力部 1 d より構成される。撮像部 1 i は、垂直方向に連続する互いに平行な複数の CCD シフトレジスタからなり、これらのシフトレジスタの各ビットがそれぞれ受光画素を構成する。この撮像部 1 i には、垂直同期信号  $VT$  に同期するフレーム転送クロック  $\phi f1 \sim \phi f3$  が印加され、撮像期間中に各受光画素に蓄積された情報電荷が垂直走査のブランキング期間に蓄積部 1 s へ高速転送される。

【0007】

蓄積部 1 s は、撮像部 1 i のシフトレジスタに連続し、ビット数が一致する複数の CCD シフトレジスタからなり、これらのシフトレジスタの各ビットが蓄積画素を構成し、撮像部 1 i の各受光画素から転送出力される情報電荷を一時的に蓄積する。この蓄積部 1 s には、垂直同期信号  $VT$  及び水平同期信号  $HT$  に同期した垂直転送クロック  $\phi v1 \sim \phi v3$  が印加され、撮像部 1 i から情報電荷が 1 画面単位で取り込まれると共に、取り込まれた情報電荷が水平走査のブランキング期間に 1 行単位で水平転送部 1 h へ転送される。

【0008】

水平転送部 1 h は、蓄積部 1 s の各シフトレジスタの出力が各ビットに結合さ



れた単一のCCDシフトレジスタからなり、蓄積部1sの各シフトレジスタから転送出力される情報電荷を各ビットに受ける。この水平転送部1hには、水平同期信号HTに同期した水平転送クロック $\phi h1$ 、 $\phi h2$ が印加され、蓄積部1sの各シフトレジスタから1水平ライン単位で転送出力される情報電荷が順次出力部1d側へ転送される。

#### 【0009】

出力部1dは、水平転送部1hの出力側で情報電荷を受ける容量を含み、水平転送部1hから転送出力される情報電荷を受けて電荷量に応じた電圧値を出力する。この出力部1dには、水平転送クロック $\phi h1$ 、 $\phi h2$ に従うリセットクロック $\phi r$ が印加され、水平転送部1hから順次転送出力される情報電荷を1画素単位で排出させることにより、1画素毎の情報電荷量に対応する電圧値を取り出すようにしている。ここで出力される電圧値の変化が画像信号 $Y0(t)$ となる。

#### 【0010】

このような、フレーム転送方式の固体撮像素子1は、撮像して得られた情報電荷を一時的に蓄積する蓄積部1sが、撮像部1iの受光画素から離れているため、受光画素からの不要な電荷の漏れ込みが少ない。このため、固体撮像素子から任意のタイミングで情報電荷を読み出して静止画像を得る電子スチルカメラに適している。

#### 【0011】

##### 【発明が解決しようとする課題】

上述の電子スチルカメラの場合、固体撮像素子1を連続動作させて動画像を取り出し、その動画像を見ながら所望の静止画像を取り出せるようにしている。このときの動画像は、単なる確認画面であるため、高画質である必要はなく、通常は、画像信号 $Y0(t)$ の情報量を予め少なくして信号処理回路4での信号処理を簡単に行っている。即ち、信号処理回路4の入力段階で画像信号 $Y0(t)$ を一定の列単位あるいは行単位で間引くことで情報量を削減し、各種の信号処理を簡略化して高速化を図れるように構成している。

#### 【0012】

しかしながら、信号処理回路4において画像信号 $Y0(t)$ を間引くようにするた

めの構成は、入力部分の回路動作が高速になって消費電力を増加させると共に、回路規模自体も大きくなり易いため、コストの増大を招くことになる。

そこで本発明は、固体撮像素子で情報電荷を転送する過程において、画素数を間引いて予め情報量が縮小された画像信号を得られるようにすることを目的とする。

【0013】

【課題を解決するための手段】

本発明は、上述の課題を解決するために成されたもので、その特徴とするところは、一導電型の半導体基板の一主面に逆導電型の半導体領域が形成され、この半導体領域内に列方向に延在する複数のチャネル領域が形成されると共に、上記半導体領域上に行方向に延在する複数の転送電極が形成され、この転送電極の一定本数毎に上記チャネル領域内に受光画素及び蓄積画素が定義される固体撮像素子の駆動方法において、上記半導体基板に対し、電荷を蓄積する第1の期間に上記チャネル領域と基板領域との間に所定の高さを有するポテンシャル障壁を形成する第1の電位を印加し、上記第1の期間に連続する第2の期間に上記チャネル領域と基板領域との間のポテンシャル障壁の高さを低く制限する第2の電位を印加すると共に、列方向に一定の間隔で配置される第1の受光画素に対して、上記第1及び第2の期間中、上記チャネル領域と上記基板領域との間のポテンシャル障壁を維持する第3の電位を上記転送電極の少なくとも1本に印加し、上記第1の受光画素の配列の間に配置される第2の受光画素に対して、上記第1の期間中、上記第3の電位を上記転送電極の少なくとも1本に印加し、上記第2の期間中、上記チャネル領域と上記基板領域との間のポテンシャルの障壁を消滅させる第4の電位を上記転送電極の全てに印加する第1の撮像動作、を含み、上記第1の期間に上記第1の受光画素に蓄積された情報電荷を上記第2の期間に続く第3の期間で上記蓄積画素へ転送することにある。

【0014】

本発明によれば、第1の期間に第1及び第2の受光画素にそれぞれ所定の情報電荷が蓄積され、続く第2の期間には、第1の受光画素に蓄積された情報電荷が保持された状態で第2の受光画素に蓄積された情報電荷のみがチャネル領域から

基板領域へ排出される。これにより、第1の受光画素の配列間隔に応じて情報電荷が間引かれ、情報量が縮小された画像信号を得ることができる。

【0015】

【発明の実施の形態】

図3は、本発明の駆動方法を適用する縦型オーバーフロードレイン構造の固体撮像素子の構成を示す断面図である。尚、この固体撮像素子は、図11と同様なフレーム転送方式であり、図3は、その撮像部を示している。

N型の半導体基板11の一主面に、P型の拡散領域12が形成され、この拡散領域12内に、一方向（図面の水平方向）に延在する複数のチャネル領域が互いに平行に形成される。各チャネル領域は、情報電荷の転送経路となる領域であり、表面付近にN型の埋め込み層13が形成されて埋め込みチャネル構造を成している。また、半導体基板11は、チャネル領域から漏れ出す情報電荷を吸収するオーバーフロードレインとして働く。埋め込み層13が形成されたチャネル領域上には、絶縁膜14を介して、チャネル領域と交差する方向に延在する複数の転送電極15が互いに平行に配列される。この転送電極15については、1層目の転送電極の間隙部分を2層目の転送電極で被うようにした2層構造であってもよい。これらの転送電極15は、3相駆動を採用した場合、3本単位でチャネル領域内に第1及び第2の受光画素P1、P2を設定する。そして、第1の受光画素P1が設定されるチャネル領域16には、埋め込み層13に対して不純物濃度が薄くなるN型の注入領域16が、中央の転送電極15に対応するように形成される。この注入領域16については、情報電荷が埋め込み層13から半導体基板11側へ抜けにくくするためのものであるが、転送電極15の作用のみで情報電荷を確実に保持することが可能であれば不要となる。

【0016】

図6は、本発明に関するフレーム転送方式のCCD固体撮像素子の構成を示す模式図である。この図においては、図面を簡略化するため、第1及び第2の受光画素P1、P2の配列を12行×16列で示してある。

フレーム転送方式のCCD固体撮像素子20は、撮像部20i、蓄積部20s、水平転送部20h及び出力部20dより構成される。撮像部20iは、垂直方

向に連続する互いに平行な複数のCCDシフトレジスタからなり、これらのシフトレジスタの各ビットが、それぞれ第1及び第2の受光画素P1、P2を構成する。第1及び第2の撮像動作で情報電荷を蓄積する第1の受光画素P1と第2の動作モードでのみ情報電荷を蓄積する第2の受光画素P2とは、それぞれ行方向に連続し、第1の行L1及び第2の行L2を形成する。第1の行L1は、1行ずつ一定の間隔を空けて配置され、第2の行L2は、第1の行の間に適数行配置される。本実施の形態においては、第1の行L1の間に第2の行L2が2行ずつ配置される。そして、第1の行には、転送クロック $\phi f1$ 、 $\phi f2'$ 、 $\phi f3$ が印加され、第2の行L2には、転送クロック $\phi f1 \sim \phi f3$ が印加される。各受光画素P1、P2に蓄積された情報電荷を転送する際には、転送クロック $\phi f2$ と転送クロック $\phi f2'$ とを一致させ、情報電荷を蓄積部20sへ転送（フレーム転送）する。この情報電荷の転送は、第1の撮像動作においては、図11に示す固体撮像素子1の撮像部1iと同様に、垂直同期信号VTに同期するタイミングで高速に行われる。これに対して第2の撮像動作においては、高速転送は行われず、図11に示す固体撮像素子1の蓄積部1sと同様に、水平走査に従う周期で1行ずつ行われる。

【0017】

蓄積部20sは、撮像部20iのシフトレジスタに連続する複数のCCDシフトレジスタからなり、これらのシフトレジスタの各ビットが蓄積画素Sを構成する。この蓄積部20sは、光学的に遮光されており、撮像部20iの第1の受光画素P1から転送出力される情報電荷をそれぞれ一時的に蓄積する。蓄積部20sの垂直方向の蓄積画素Sの数は、撮像部20iの第1の行L1の行数、即ち、撮像部20iの第1の受光画素P1の数に一致する。本実施の形態においては、蓄積部20sは、撮像部20iの1/3の行（4行×16列）に形成される。蓄積部20sの各行には、垂直同期信号VTあるいは水平同期信号HTに同期した垂直転送クロック $\phi v1 \sim \phi v3$ が印加される。第1の撮像動作では、転送クロック $\phi f1 \sim \phi f3$ 、 $\phi f2'$ の1/3の周波数で撮像部20iの第1の受光画素P1から情報電荷を取り込み、取り込んだ情報電荷を水平走査期間毎に1行ずつ水平転送部20hへ転送する。第2の撮像動作では、垂直転送クロック $\phi v1 \sim \phi v3$ を転送

クロック  $\phi f1 \sim \phi f3$ 、 $\phi f2'$  に一致させて撮像部 20 i の各シフトレジスタの延長部分として動作させ、第 1 の受光画素 P 1 からの情報電荷を順次水平転送部 20 h へ転送する。

【0018】

水平転送部 20 h は、蓄積部 20 s の各シフトレジスタの出力が各ビットに結合された単一の CCD シフトレジスタからなり、蓄積部 20 s の各シフトレジスタから転送出力される情報電荷を各ビットに受ける。出力部 20 d は、水平転送部 20 h の出力側で情報電荷を受ける容量を含み、水平転送部 20 h から転送出力される情報電荷を受けて電荷量に応じた電圧値を出力する。水平転送部 20 h 及び出力部 20 d は、図 11 に示す固体撮像素子 1 の水平転送部 1 h 及び出力部 1 d と同一である。即ち、水平同期信号 HT に同期した水平転送クロック  $\phi h1$ 、 $\phi h2$  に応答して水平転送部 20 h 内の情報電荷を出力部 20 d へ転送し、出力部 20 d の容量に蓄積される情報電荷をリセットクロック  $\phi r$  に応答して順次排出するように構成される。そして、出力部 20 d の容量の電位の変化が画像信号  $Y_0(t)$  として出力される。

【0019】

ところで、固体撮像素子 20 がカラー撮像に対応する場合、受光部 20 i にカラーフィルタが装着されて第 1 及び第 2 の受光画素 P 1、P 2 がそれぞれ特定の色成分に対応付けられる。例えば、図 7 に示すように、奇数行にシアン (Cy) と黄 (Ye) とが交互に配置され、偶数行に白 (W) と緑 (G) が交互に配置される。このようなカラーフィルタを撮像部 20 i に装着した場合、垂直方向の 6 画素を 1 つの単位とし、この内の 2 画素から互いに異なる色成分を取り出すようにすることができる。これにより、低解像度の撮像を行う第 1 の撮像動作においても、全ての受光画素から情報電荷を読み出す第 2 の撮像動作と同じように全ての色成分を独立に取り出すことが可能になる。

【0020】

図 1 及び図 2 は、本発明の固体撮像素子の駆動方法を説明するタイミング図であり、第 1 の受光画素 P 1 の情報電荷のみを取り出す第 1 の撮像動作及び全ての受光画素 P 1、P 2 の情報電荷を取り出す第 2 の撮像動作をそれぞれ示す。

本実施の形態においては、3相の転送クロック $\phi f1 \sim \phi f3$ 、3相の垂直転送クロック $\phi v1 \sim \phi v3$ 及び2相の水平転送クロック $\phi h1$ 、 $\phi h2$ を用いている。このような場合、撮像部20iでは、図3に示すように、各受光画素P1、P2に対して1画素あたり3本の転送電極15が配置される。そして、各転送電極15には、各受光画素P1、P2の両端で転送クロック $\phi f1$ 、 $\phi f3$ が印加されると共に、第1の受光画素P1の中央で転送クロック $\phi f2$ が印加され、第2の受光画素P2の中央でクロック $\phi f2'$ が印加される。また、半導体基板11に対しては、転送クロック $\phi f1 \sim \phi f3$ 、 $\phi f2'$ に同期する基板クロック $\phi sub$ が印加される。

#### 【0021】

図1に示すように、第1の撮像動作において、第1の期間T1に情報電荷の蓄積が行われ、続く第2の期間T2に情報電荷の蓄積量の制限が行われる。そして、第2の期間T2に続く第3の期間T3で情報電荷の転送が行われる。この第3の期間T3における情報電荷の転送は、画素数が間引かれた一画面分の情報電荷を撮像部20iから蓄積部20sへ高速に読み出すフレーム転送と、蓄積部20sから水平転送部20hへ情報電荷を1行毎に読み出すライン転送との2段階で行われる。

#### 【0022】

転送クロック $\phi f1 \sim \phi f3$ 、 $\phi f2'$ は、第1の期間T1の直前に高周波の排出パルスをも有し、第3の期間T3の始まり（フレーム転送期間）に高周波の読み出しパルスをも有する。転送クロック $\phi f2$ は、第1の期間T1と第2の期間T2とでハイレベルに固定され、転送クロック $\phi f1$ 、 $\phi f3$ は、第1の期間T1から第3の期間T3まで、フレーム転送期間を除いてロウレベルに固定される。転送クロック $\phi f2'$ は、第1の期間T1に転送クロック $\phi f2$ と共にハイレベルに固定され、第2の期間T2に転送クロック $\phi f1$ 、 $\phi f3$ と共にロウレベルに固定される。また、基板クロック $\phi sub$ は、転送クロック $\phi f1 \sim \phi f3$ 、 $\phi f2'$ の排出パルスに対応する期間と第2の期間T2とで立ち上げられてハイレベルに固定され、その他の第1の期間T1及び第3の期間T3にロウレベルに固定される。

#### 【0023】

第1の期間T1の直前で基板クロック $\phi sub$ がハイレベルに立ち上げられて転

送クロック  $\phi f1 \sim \phi f3$ 、 $\phi f2'$  の排出パルスが印加されると、半導体基板 11 側のポテンシャルが深くなると同時に、転送電極 15 側のポテンシャルが周期的に浅くなる。このとき、各受光画素 P1、P2 の下では半導体基板 11 の深部に向かって深くなるポテンシャルプロファイルが形成されるため、それ以前に各受光画素 P1、P2 に蓄積された情報電荷は、全て半導体基板 11 側へ排出される。

#### 【0024】

第1の期間 T1 及び第2の期間 T2 において、転送クロック  $\phi f1$ 、 $\phi f3$  がロウレベルに固定されると、図4に示すように、各受光画素 P1、P2 の両端に、画素を分離するポテンシャル障壁が形成される。

第1の期間 T1 において、基板クロック  $\phi_{sub}$  がロウレベルに固定されて転送クロック  $\phi f2$ 、 $\phi f2'$  がハイレベルに固定されると、各受光画素 P1、P2 の中央では、深さ方向に図5の曲線 a に示すようなポテンシャルプロファイルが形成される。即ち、転送電極 15 から離れるに従って深くなり、埋め込み層 13 内で極小値を示すと共に拡散領域 12 内で極大値を示し、拡散領域 12 から半導体基板 11 の深部に進むに従って再び深くなるポテンシャルプロファイルが形成される。これにより、各受光画素 P1、P2 で、埋め込み層 13 内の極小値と拡散領域 12 内の極大値との差に相当する分の情報電荷を蓄積できるようになる。

#### 【0025】

第2の期間 T2 において、転送クロック  $\phi f2$  がハイレベルに維持されたままクロック  $\phi_{sub}$  がハイレベルに立ち上げられると、第1の受光画素 P1 の中央の深さ方向のポテンシャルプロファイルは、図5の曲線 b に示すように変化する。即ち、半導体基板 11 側のポテンシャルが深くなり、これに伴って拡散領域 12 内の極大値が下がる。これにより、埋め込み層 13 内の極小値と拡散領域 12 内の極大値との差が小さくなって情報電荷の蓄積容量が小さくなり、このときの蓄積容量を超えて第1の期間 T1 に蓄積された情報電荷は、半導体基板 11 側へ排出される。また、第2の期間 T2 において、クロック  $\phi_{sub}$  がハイレベルに立ち上げられると同時に転送クロック  $\phi f2'$  がロウレベルに立ち下げられると、第2の受光画素 P2 の中央の深さ方向のポテンシャルプロファイルは、図5の曲線 c に示すように変化する。即ち、半導体基板 11 側のポテンシャルが深くなる同時

に、転送電極 15 側のポテンシャルが浅くなり、埋め込み層 13 内の極小値と拡散領域 12 内の極大値とが逆転する。これにより、拡散領域 12 内のポテンシャルの障壁が消滅し、第 1 の期間  $T_1$  に蓄積された情報電荷は、全て半導体基板 11 側へ排出される。従って、第 1 の撮像動作の第 2 の期間  $T_2$  の終了時点では、図 4 に示すように、第 1 の受光画素  $P_1$  のみで情報電荷が蓄積されるようになる。

#### 【0026】

撮像部 20 i においては、転送電極 15 の電位変動に対するチャネル領域内のポテンシャル変動の遅延等により、チャネル領域中の情報電荷の蓄積容量が、転送電極 15 の電位が固定される第 1 の期間  $T_1$  よりも、高周波が印加される第 3 の期間  $T_3$  で小さくなる。このため、第 1 の期間  $T_1$  に飽和量に近い量の情報電荷が蓄積されたとき、その情報電荷の一部が第 3 の期間  $T_3$  に転送されずにチャネル領域内に残されることがある。このような情報電荷の転送残りを防止するため、第 2 の期間  $T_2$  において、チャネル領域内の情報電荷の蓄積容量を制限するようにしている。この第 2 の期間  $T_2$  では、第 2 の受光画素  $P_2$  の情報電荷の排出と蓄積容量の制限とが同時に行われる。

#### 【0027】

第 3 の期間  $T_3$  において、基板クロック  $\phi_{sub}$  がロウレベルに維持された状態で転送クロック  $\phi_{f1} \sim \phi_{f3}$ 、 $\phi_{f2'}$  の読み出しパルスが印加されると、第 1 の受光画素  $P_1$  に蓄積された情報電荷は、チャネル領域の延在方向に沿って撮像部 20 i から蓄積部 20 s へ転送出力される。このとき、情報電荷は、第 1 の受光画素  $P_1$  にのみ蓄積されているため、第 1 の受光画素  $P_1$  の垂直配列の間に 2 つの第 2 の受光画素が配置される撮像部 20 i では、3 画素転送される毎に 1 画素分の情報電荷が出力されることになる。

#### 【0028】

垂直転送クロック  $\phi_{v1} \sim \phi_{v3}$  は、電荷転送期間の始まりに、転送クロック  $\phi_{f1} \sim \phi_{f3}$  の  $1/3$  の周波数の読み込みパルスを有し、読み込みパルスに続いて、一定周期のライン送りパルスを有する。また、水平転送クロック  $\phi_{h1}$ 、 $\phi_{h2}$  は、垂直転送クロック  $\phi_{v1} \sim \phi_{v3}$  のライン送りパルスに対応する高周波の出力パルスを



有する。この垂直転送クロック  $\phi v1 \sim \phi v3$  及び水平転送クロック  $\phi h1$ 、 $\phi h2$  による動作は、周波数以外、図 11 に示す CCD 固体撮像素子 1 と同一である。従って、撮像部 20 i から間欠的に出力される情報電荷が、順次蓄積部 20 s へ取り込まれて蓄積画素 S に一時的に保持され、続いて、一定の周期で蓄積部 20 s から水平転送部 20 h へ 1 行単位で転送された後、水平転送部 20 h から 1 画素単位で出力部 20 d 側へ転送出力される。

【0029】

尚、第 1 の撮像動作の場合、同じ動作が一定の周期で繰り返されることから、現在の画面の情報電荷の転送出力と次の画面の情報電荷の蓄積とがオーバーラップするようにして行われる。即ち、第 1 の期間 T 1 においても、垂直転送クロック  $\phi v1 \sim \phi v3$  及び水平転送クロック  $\phi h1$ 、 $\phi h2$  は、それぞれライン送りパルス及び出力パルスを有しており、撮像部 20 i で情報電荷が蓄積される間、蓄積部 20 s では 1 つ前の画面の情報電荷の転送が行われる。

【0030】

第 1 の撮像動作によれば、第 1 の受光画素 P 1 に蓄積される情報電荷が、所定の周期で繰り返し読み出され、低解像度で動画を表す画像信号を得ることができる。

図 2 に示すように、第 2 の撮像動作において、第 1 の期間 T 1 に情報電荷の蓄積が行われ、続く第 2 の期間 T 2 に情報電荷の蓄積量の制限が行われる。そして、第 2 の期間 T 2 に続く第 3 の期間 T 3 で情報電荷の転送が行われる。この第 3 の期間 T 3 における情報電荷の転送は、撮像部 20 i から蓄積部 20 s を通して情報電荷を 1 行毎に読み出すライン転送のみで行われる。

【0031】

転送クロック  $\phi f1 \sim \phi f3$ 、 $\phi f2'$  は、第 1 の期間 T 1 の直前に高周波の排出パルスを有し、第 3 の期間 T 3 に一定周期のライン送りパルスを有する。転送クロック  $\phi f2$ 、 $\phi f2'$  は、互いに一致しており、第 1 の期間 T 1 と第 2 の期間 T 2 とでロウレベルに固定される。転送クロック  $\phi f1$ 、 $\phi f3$  は、第 1 の期間 T 1 と第 2 の期間 T 2 とで、ロウレベルに固定される。また、基板クロック  $\phi sub$  は、転送クロック  $\phi f1 \sim \phi f3$ 、 $\phi f2'$  の排出パルスに対応する期間と第 2 の期間 T 2 とで

立ち上げられてハイレベルに固定され、その他の第1の期間T1及び第3の期間T3にロウレベルに固定される。

【0032】

第1の期間T1の直前で基板クロック $\phi_{\text{sub}}$ がハイレベルに立ち上げられて転送クロック $\phi_{f1} \sim \phi_{f3}$ 、 $\phi_{f2'}$ の排出パルスが印加されると、半導体基板11側のポテンシャルが深くなると同時に、転送電極15側のポテンシャルが周期的に浅くなる。このときの動作は、第1の撮像動作に一致する。

第1の期間T1及び第2の期間T2において、転送クロック $\phi_{f1}$ 、 $\phi_{f3}$ がロウレベルに固定されると、図4に示すように、各受光画素P1、P2の両端に、画素を分離するポテンシャル障壁が形成される。

【0033】

第1の期間T1において、基板クロック $\phi_{\text{sub}}$ がロウレベルに固定されて転送クロック $\phi_{f2}$ 、 $\phi_{f2'}$ がハイレベルに固定されると、各受光画素P1、P2の中央では、第1の撮像動作と同様に、深さ方向に図5の曲線aに示すようなポテンシャルプロファイルが形成される。これにより、各受光画素P1、P2で、埋め込み層13内の極小値と拡散領域12内の極大値との差に相当する分の情報電荷を蓄積できるようになる。

【0034】

第2の期間T2において、転送クロック $\phi_{f2}$ 、 $\phi_{f2'}$ がハイレベルに維持されたままクロック $\phi_{\text{sub}}$ がハイレベルに立ち上げられると、第1の撮像動作と同様に、各受光画素P1、P2の中央の深さ方向のポテンシャルプロファイルは、図5の曲線bに示すように変化する。これにより、埋め込み層13内の極小値と拡散領域12内の極大値との差が小さくなって情報電荷の蓄積容量が小さくなり、このときの蓄積容量を超えて第1の期間T1に蓄積された情報電荷は、半導体基板11側へ排出される。第2の撮像動作において、この第2の期間T2の終了時点では、図4に示すように、各受光画素P1、P2にそれぞれ情報電荷が蓄積されるようになる。この第2の期間T2における情報電荷の蓄積容量の制限は、第1の撮像動作と同一である。

【0035】

第3の期間T3において、基板クロック $\phi_{\text{sub}}$ がロウレベルに維持された状態で転送クロック $\phi_{f1} \sim \phi_{f3}$ 、 $\phi_{f2'}$ のライン送りパルスが印加されると、各受光画素P1、P2に蓄積された情報電荷は、チャネル領域の延在方向に沿って蓄積部へ1行ずつ転送される。

垂直転送クロック $\phi_{v1} \sim \phi_{v3}$ は、第3の期間T3に転送クロック $\phi_{f1} \sim \phi_{f3}$ に一致するライン送りパルスを有する。第3の期間T3において、垂直転送クロック $\phi_{v1} \sim \phi_{v3}$ による転送動作は、転送クロック $\phi_{f1} \sim \phi_{f3}$ による転送動作に一致し、撮像部20iから蓄積部20sを通して水平転送部へ1行単位で情報電荷が転送出力される。水平転送クロック $\phi_{h1}$ 、 $\phi_{h2}$ は、第3の期間T3に垂直転送クロック $\phi_{v1} \sim \phi_{v3}$ のライン送りパルスに対応する高周波の出力パルスを有する。この水平転送クロック $\phi_{h1}$ 、 $\phi_{h2}$ は、第1の撮像動作と同一のものであり、撮像部20iから蓄積部20sを通して水平転送部20hへ1行単位で転送出力される情報電荷が、水平転送部20hから1画素単位で転送出力される。

#### 【0036】

第2の撮像動作の場合、1画面分の静止画を得るようにしているため、撮像部20iに繰り返し情報電荷を蓄積する必要はなく、撮像部20iに蓄積された情報電荷の読み出しには十分な時間が割り当てられる。しかしながら、第2の撮像動作を行うと、撮像部20iの各受光画素P1、P2に蓄積された情報電荷の全てをそのまま蓄積部20sの蓄積画素へ取り込むことができないため、情報電荷のほとんどが電荷転送期間中も光電変換動作が可能な位置に保持される。そこで、固体撮像素子20を被うようにシャッタ機構を設け、電荷蓄積期間が終了次第、そのシャッタ機構を閉じて撮像部20iを遮光するようにしてスミア電荷の発生が防止される。

#### 【0037】

第2の撮像動作によれば、撮像部20iの第1及び第2の受光画素P1、P2に蓄積される情報電荷が、撮像部20iが遮光された状態で順次読み出され、高解像度で静止画を表す画像信号を得ることができる。

図8は、本発明の駆動方法を採用して動画を表す第1の画像信号と静止画を表す第2の画像信号とを得られるようにした電子スチルカメラの構成を示すブロッ

ク図であり、図9は、その動作を説明するタイミング図である。

【0038】

CCD固体撮像素子20は、図6に示すものであり、撮像部20iに対して行数が1/3に省略された蓄積部20sを有し、駆動回路21から供給される各種クロックによって駆動され、画像信号 $Y_0(t)$ を出力する。

シャッタ機構30は、周知のレンズ機構を通して固体撮像素子20の撮像部20iに被写体画像が投射される光路上に配置され、必要に応じて撮像部20iを遮光する。このシャッタ機構30は、光の透過の制御が可能なものであればよく、液晶パネルや遮光板等を用いて構成することができる。シャッタ駆動回路21は、後述するタイミング制御回路22から供給されるシャッタ制御信号STに基づいて駆動クロック $\phi_d$ を発生し、シャッタ機構30を開閉駆動する。例えば、シャッタ制御信号STが立ち上げられている間はシャッタ機構30を開放し、立ち下げられている間はシャッタ機構30を閉じるように構成される。

【0039】

駆動回路21は、固体撮像素子20の各シフトレジスタに対して転送クロック $\phi_{f1} \sim \phi_{f3}$ 、 $\phi_{f2'}$ 、垂直転送クロック $\phi_{v1} \sim \phi_{v3}$ 及び水平転送クロック $\phi_{h1}$ 、 $\phi_{h2}$ を供給し、複数の受光画素P1、P2に蓄積される情報電荷を所定の順序で転送出力させる。即ち、一定の電荷蓄積期間を経て撮像部20iの各受光画素P1、P2に蓄積される情報電荷を1画素毎に所定の順序で転送出力し、1ライン単位で連続する画像信号 $Y_0(t)$ を得られるようにしている。固体撮像素子20における情報電荷の転送動作は、図6に示す第1の撮像動作または図7に示す第2の撮像動作に従う。

【0040】

タイミング制御回路22は、第1の撮像動作で固体撮像素子20を連続動作させて動画を表示する第1の画像信号 $Y_0(t)$ を得られるようにし、第2の撮像動作で固体撮像素子を1回だけ動作させて静止画を表示する第2の画像信号 $y_0(t)$ を得られるようにする。同時に、固体撮像素子20の撮像部20iを遮光するシャッタ機構30を駆動するシャッタ駆動回路31に対して、第1の撮像動作でシャッタ機構30を開放し、第2の撮像動作で一定の期間シャッタ機構30を開放し

た後に閉じて固体撮像素子20の撮像部20iを遮光するように指示を与える。

【0041】

第1の撮像動作においては、一定周期の基準クロックに基づいて水平同期信号HT及び垂直走査信号VTを生成して駆動回路21に供給し、駆動回路21を周期的に動作させる。これにより、固体撮像素子20は、撮像部20iの第1の受光画素P1のみで撮像を繰り返し、撮像部20iから行数が1/3に間引かれた第1の画像信号Y0(t)を出力する。このとき、シャッタ制御信号STは、立ち上げられたままであり、シャッタ駆動回路31は、シャッタ機構30を開放状態のまま維持する。尚、第1の撮像動作の間は、画像信号Y0(t)を規格化するタイミング信号PCが同時に生成され、信号処理回路23へ供給される。

【0042】

第1の撮像動作が継続しているときに、画像確定指示DIが入力されると、その時点で第1の撮像動作は終了し、第2の撮像動作に移る。第2の撮像動作では、先ずシャッタ制御信号STが立ち下げられて一旦シャッタ機構30が閉じられ、固体撮像素子20の撮像部20iが遮光される。この状態でフレーム転送動作を行い撮像部20iの各受光画素に蓄積されている情報電荷を排出させる。この排出動作は、シャッタ機構30を閉じた後に第1の撮像動作と同じ動作を1回繰り返せばよい。不要な電荷の排出動作が完了した後、シャッタ制御信号STを所定の期間だけ立ち上げ、シャッタ機構30を開放して固体撮像素子20の撮像部20iの全ての受光画素に情報電荷を蓄積させる。このシャッタ機構30の開放時間は、被写体輝度に合わせて設定するようにし、固体撮像素子20の撮像部20iに蓄積される情報電荷の量の平均が所定の範囲に納まるようにする。ここで、最適なシャッタ開放時間は、第1の撮像動作で得られる第1の画像信号Y0(t)の平均レベルに基づいて設定すること、被写体の輝度を直接測定して設定することなどが考えられる。第2の撮像動作においては、固体撮像素子20がフレーム転送動作を伴わない代わりに、シャッタ機構30による撮像部20iの遮光が必要になる。シャッタ機構30によって遮光された撮像部20iでは、蓄積部20sより多くの行数の受光画素に蓄積された情報電荷が1行単位で読み出されることになる。これにより、固体撮像素子20は、撮像部20iの各受光画素P1、

P2に対応する画素を表示する第2の画像信号 $y_0(t)$ を出力する。

【0043】

信号処理回路23は、固体撮像素子20から出力される第1の画像信号 $Y_0(t)$ を取り込み、タイミング信号PCに従い、サンプルホールド、レベル補正等の各種の処理を施し、所定のフォーマットに従う画像信号 $Y_1(t)$ として表示器24へ供給する。この信号処理回路23は、A/D変換器及びD/A変換器を含み、第1の画像信号 $Y_0(t)$ をデジタルデータとして信号処理を施し、所定の信号処理が完了した後にアナログ値の画像信号 $Y_1(t)$ に戻して表示器24へ供給するように構成される。信号処理回路23は、タイミング制御回路22が画像確定指示DIを受けるまでの間、第1の撮像動作として上述の信号処理を繰り返す。画像確定指示DIを受けた後は、固体撮像素子20の撮像部20iの全ての受光画素からの情報電荷を表す第2の画像信号 $y_0(t)$ に対応するデジタル画像データ $D(n)$ を静止画出力として外部へ供給する。このとき、表示器24に対しても、静止画出力に対応し、画素数が間引かれた画像信号 $Y_1(t)$ を供給する。表示器24は、LCDパネル等からなり、信号処理回路23から供給される画像信号 $Y_1(t)$ に従う固体撮像素子20が撮らえた画像を連続して表示する。

【0044】

このように、第1の撮像動作と第2の撮像動作とで固体撮像素子20の実質的な受光画素の数を変更するようにしたことで、低解像度の動画を表示する画像信号を得る第1の撮像動作では、信号処理回路23の信号処理を簡略化することができる。

【0045】

【発明の効果】

本発明によれば、読み出される受光画素の数を動作的に間引くことが可能になり、予め情報量が省略された画像信号を得ることができる。従って、信号処理回路の簡略化が可能になり、コストを低減することができる。

【図面の簡単な説明】

【図1】

本発明の固体撮像素子の駆動方法の第1の撮像動作を説明するタイミング図で

ある。

【図2】

本発明の固体撮像素子の駆動方法の第2の撮像動作を説明するタイミング図である。

【図3】

縦型オーバーフロードレイン構造の固体撮像素子の撮像部の構造を示す断面図である。

【図4】

図3の固体撮像素子の撮像部内のポテンシャル図である。

【図5】

図3の固体撮像素子の撮像部内の深さ方向ポテンシャルプロファイル図である。

【図6】

本発明の固体撮像素子の駆動方法を適用するフレーム転送方式の固体撮像素子の概略を示す平面図である。

【図7】

モザイク型のカラーフィルタの構成例を示す平面図である。

【図8】

本発明の固体撮像素子の駆動方法を採用した撮像装置の構成を示すブロック図である。

【図9】

図8の撮像装置の動作を説明するタイミング図である。

【図10】

従来の撮像装置の構成を示すブロック図である。

【図11】

従来のフレーム転送方式の固体撮像素子の概略を示す平面図である。

【図12】

フレーム転送方式の固体撮像素子の動作を説明するタイミング図である。

【符号の説明】

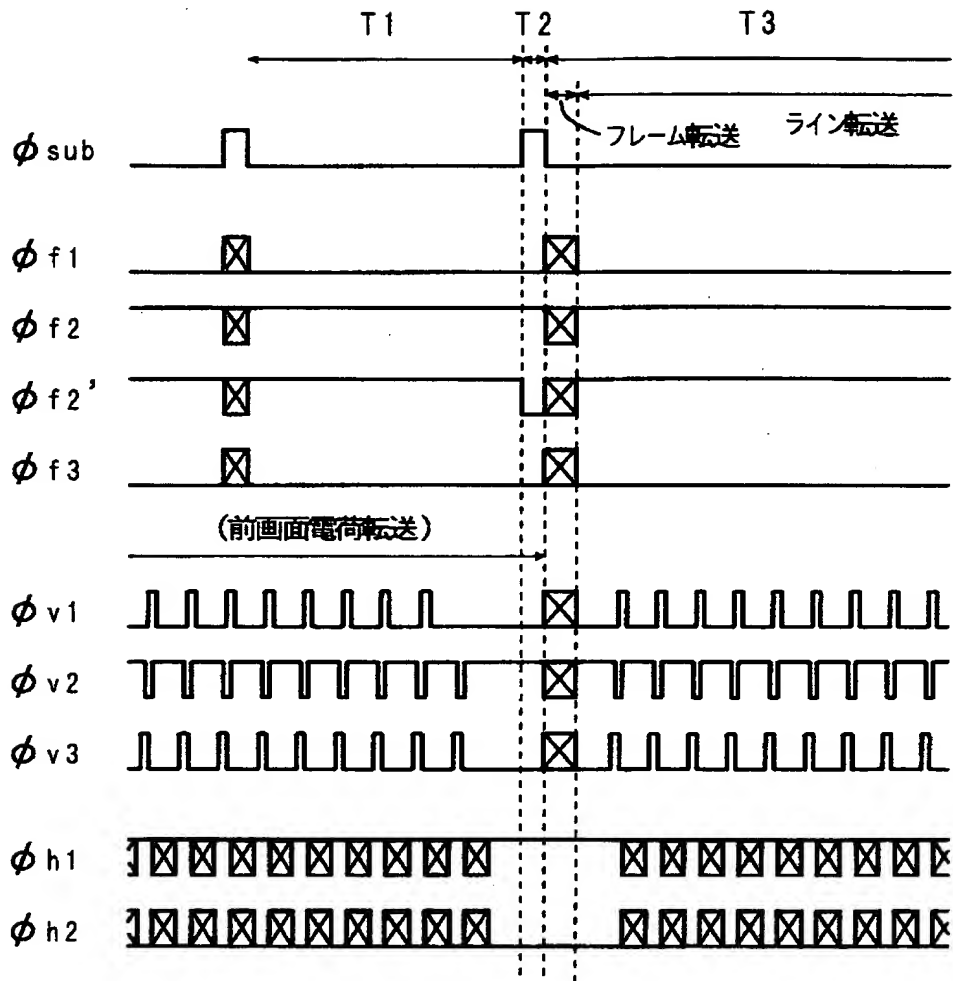
- 1、20 CCD固体撮像素子
  - 1 i、20 i 撮像部
  - 1 s、20 s 蓄積部
  - 1 h、20 h 水平転送部
  - 1 d、20 d 出力部
- 2、21 CCD駆動回路
- 3、22 タイミング制御回路
- 4、23 信号処理回路
- 5、24 表示器
- 11 半導体基板
- 12 拡散領域
- 13 埋め込み層
- 14 絶縁膜
- 15 転送電極
- 16 注入領域
- 30 シャッタ機構
- 31 シャッタ駆動回路



【書類名】 図面

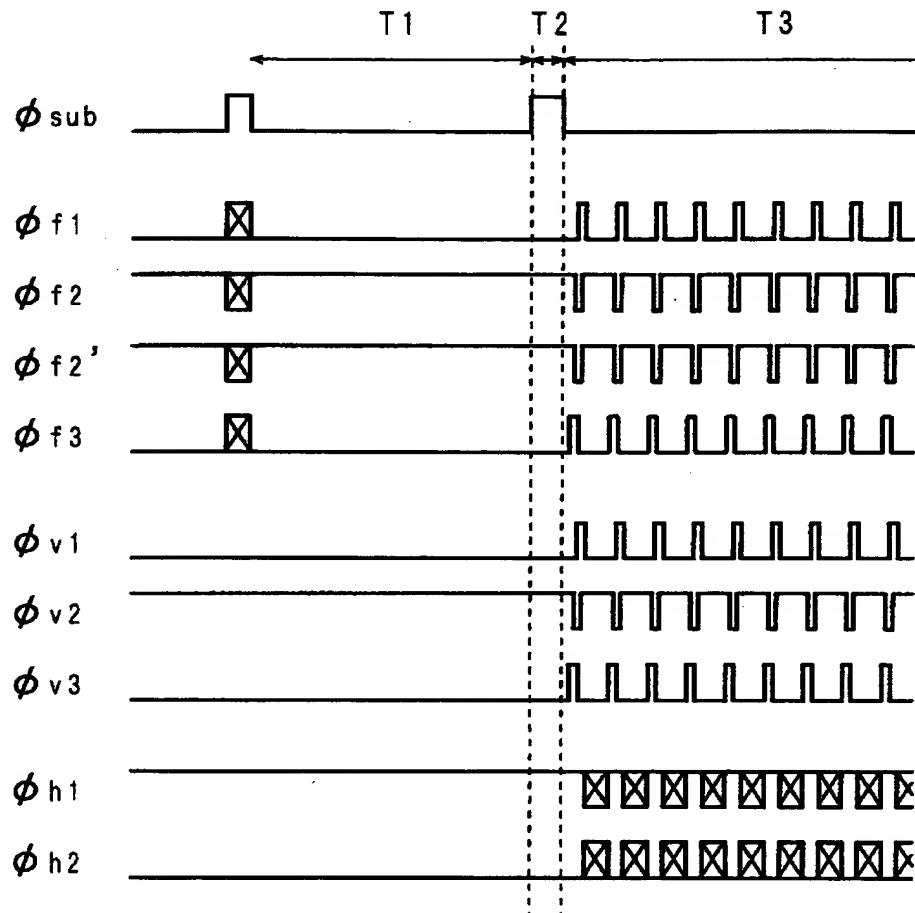
【図 1】

第1の撮像動作

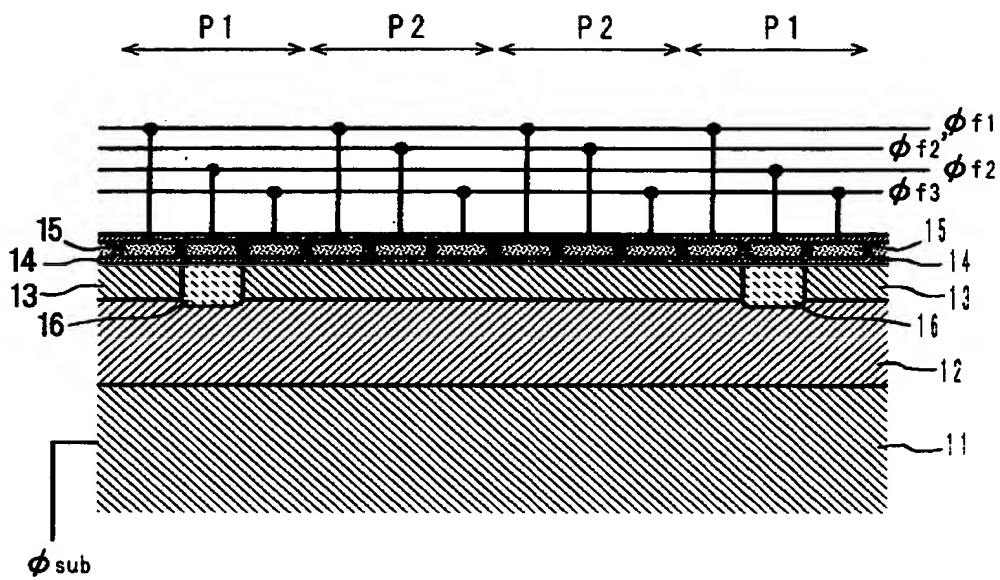


【図2】

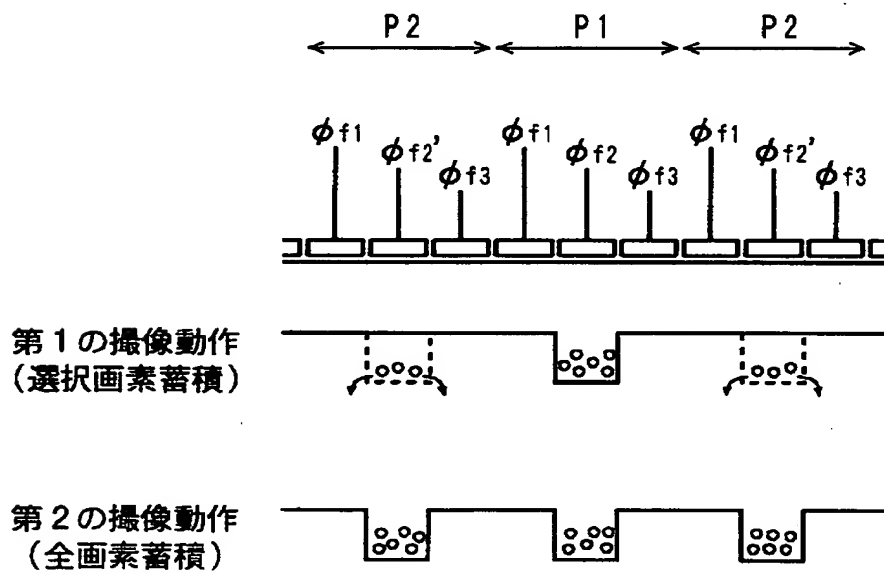
第2の撮像動作



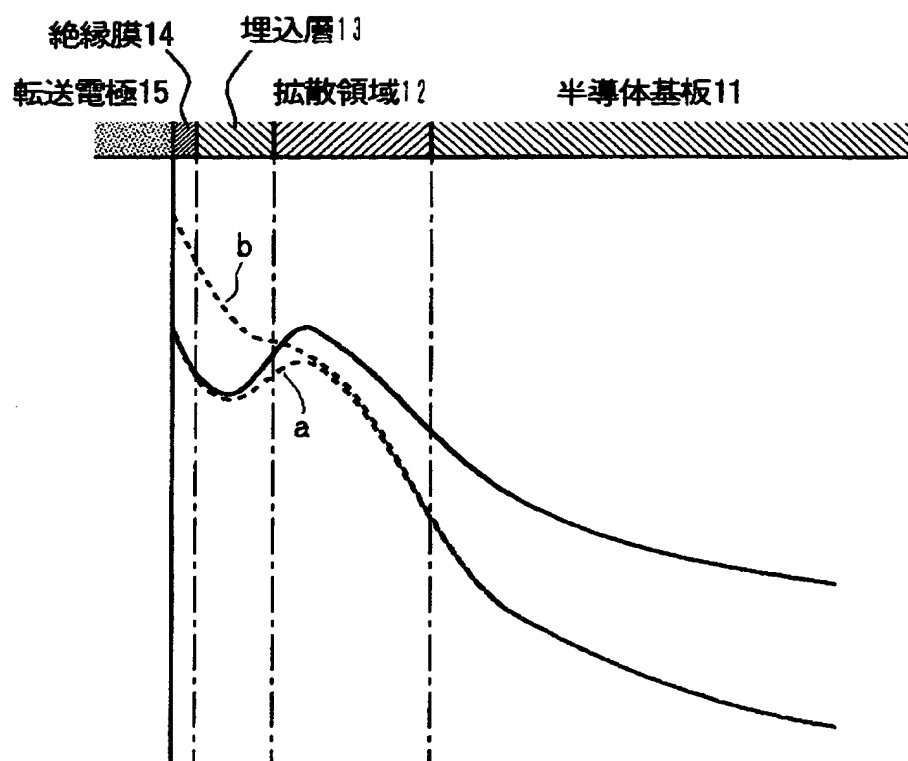
【図3】



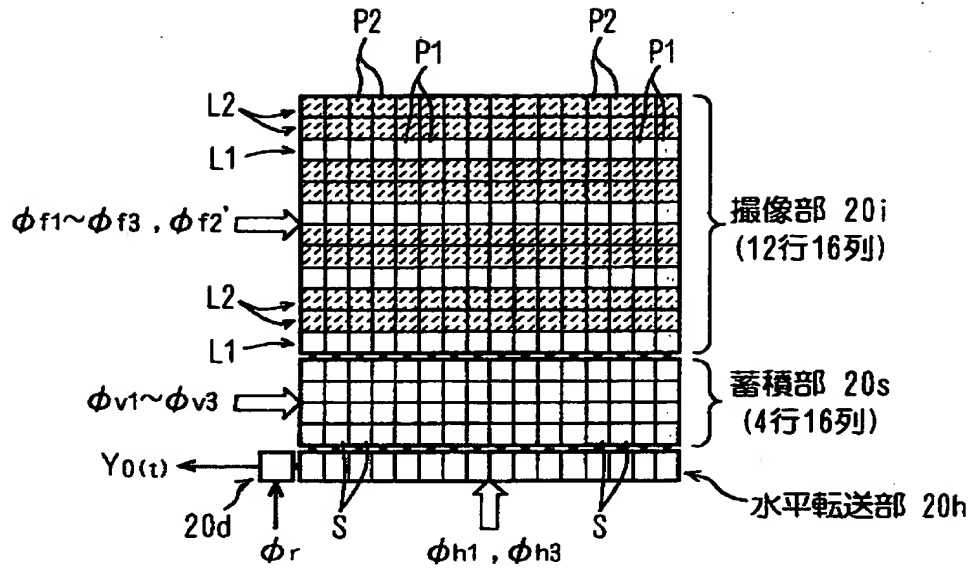
【図4】



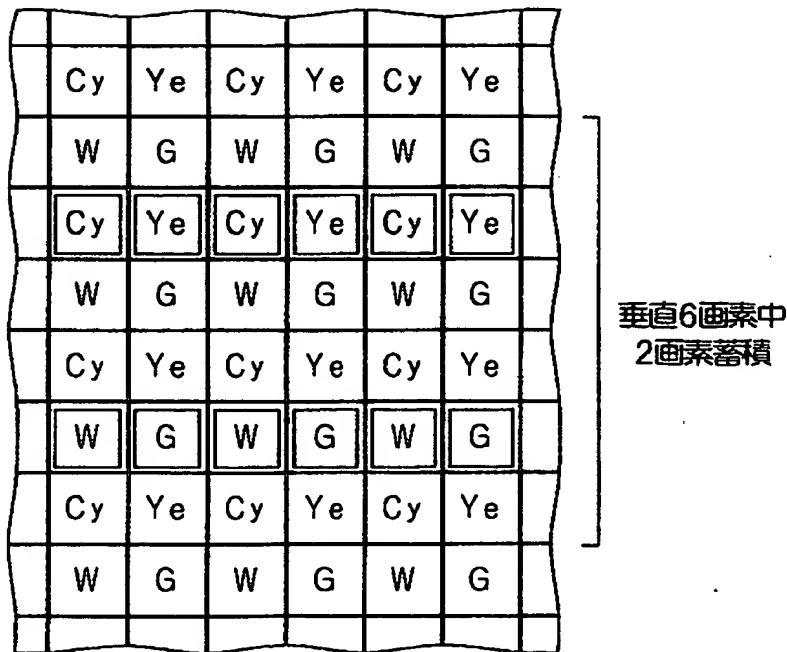
【図5】



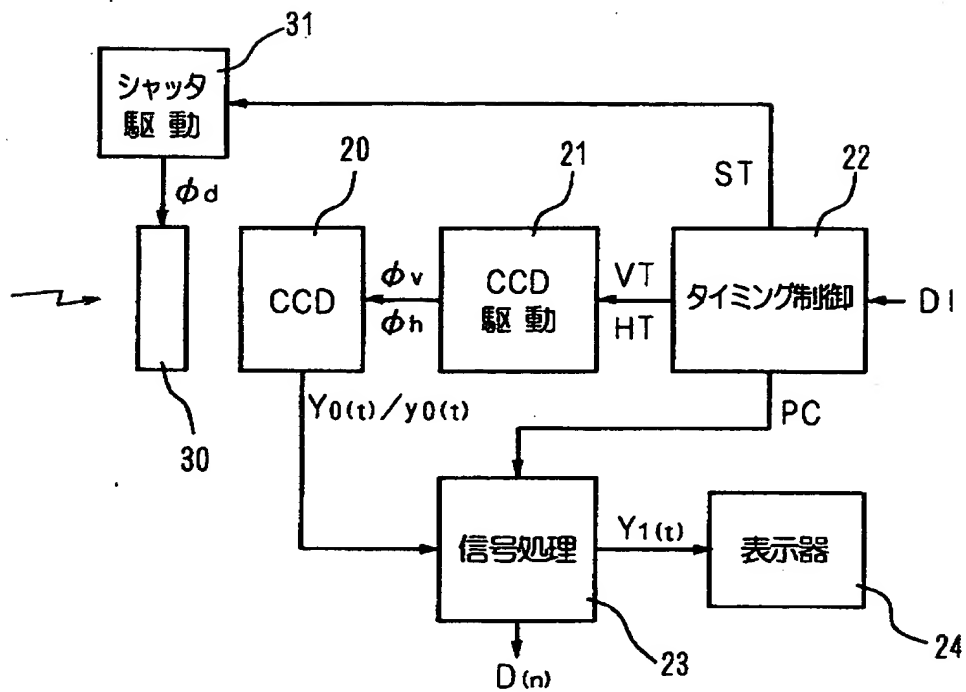
【图6】



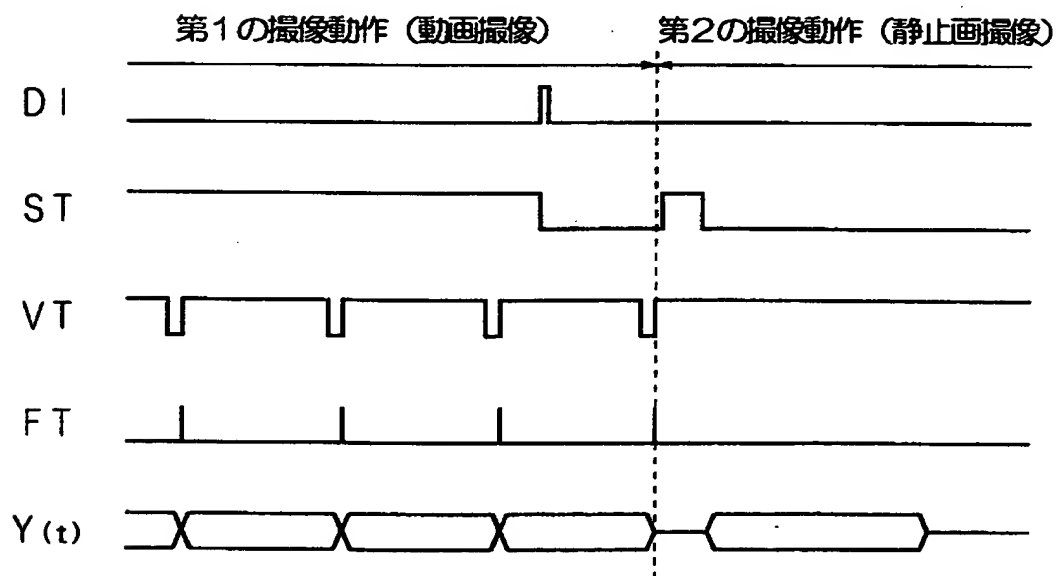
【图7】



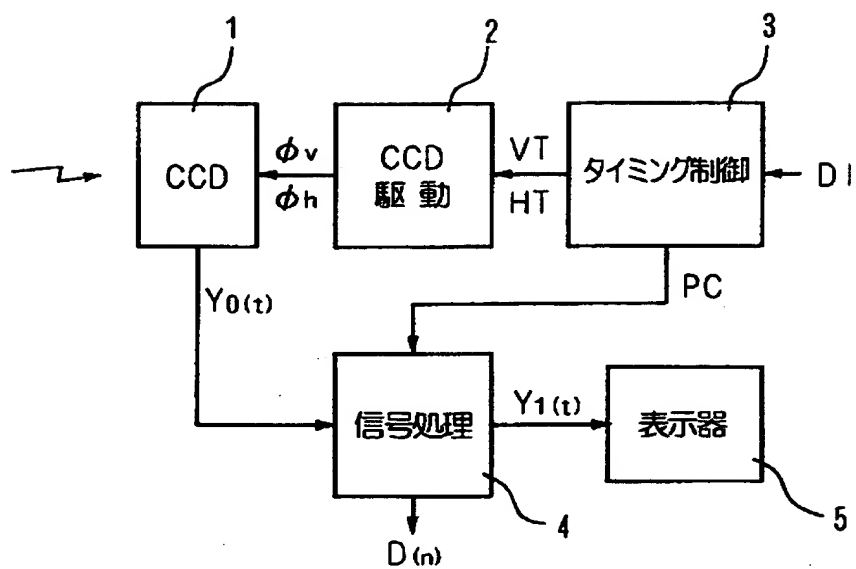
【図8】



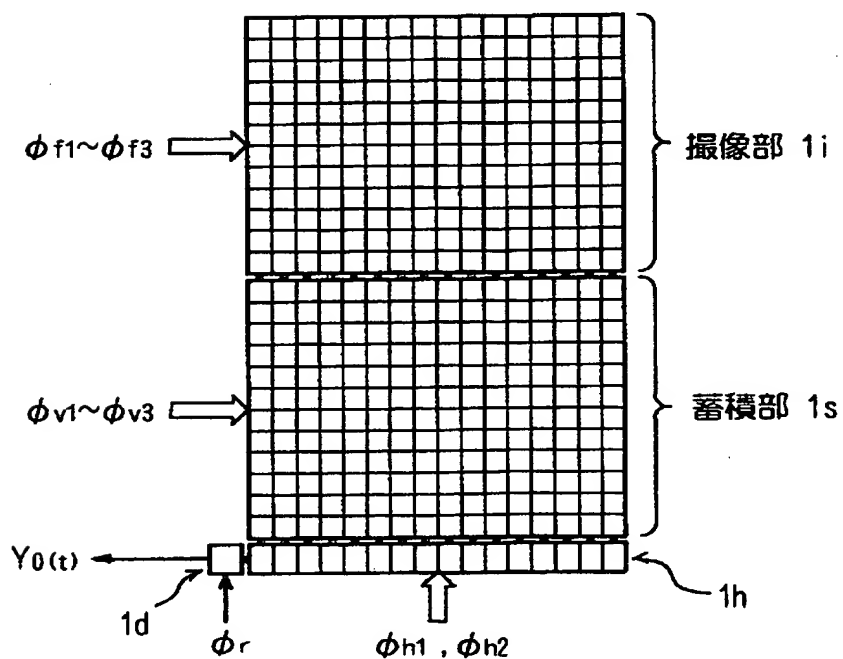
【図9】



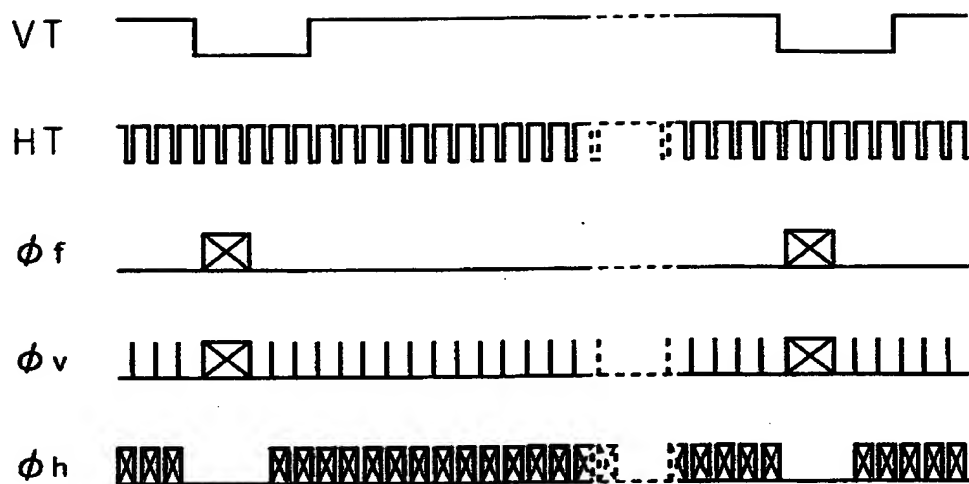
【図10】



【図11】



【図12】





【書類名】 要約書

【要約】

【課題】 フレーム転送方式の固体撮像素子で受光画素の間引きを可能にする。

【解決手段】 情報電荷を蓄積する第1の期間に転送クロック $\phi f2$ 、 $\phi f2'$ をハイレベルに固定して第1の受光画素P1と第2の受光画素P2とに情報電荷を蓄積させる。第2の期間で、転送クロック $\phi f2'$ のみを立ち下げてロウレベルとし、同時に基板クロック $\phi sub$ を立ち上げて転送クロック $\phi f2'$ が印加される第2の受光画素P2で情報電荷を排出させる。第3の期間で、基板クロック $\phi sub$ を立ち下げ、第1の受光画素P1にのみ残された情報電荷を転送出力する。

【選択図】 図1

【書類名】 職権訂正データ  
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】  
【識別番号】 000001889  
【住所又は居所】 大阪府守口市京阪本通2丁目5番5号  
【氏名又は名称】 三洋電機株式会社  
【代理人】 申請人  
【識別番号】 100076794  
【住所又は居所】 群馬県邑楽郡大泉町坂田一丁目1番1号 三洋電機  
株式会社 情報通信事業本部  
【氏名又は名称】 安富 耕二  
【選任した代理人】  
【識別番号】 100107906  
【住所又は居所】 群馬県邑楽郡大泉町坂田一丁目1番1号 三洋電機  
株式会社 半導体事業本部 事業推進統括部 知的  
財産部  
【氏名又は名称】 須藤 克彦

出 願 人 履 歴 情 報

識別番号

[000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号

氏 名 三洋電機株式会社